

LES ADDITIONNEURS

LA soustraction, la multiplication et la division sont des opérations dérivées de l'addition. Dans un calculateur, l'opérateur de base est l'additionneur.

L'addition se simplifie considérablement dans le système binaire. On distingue le demi-additionneur et l'additionneur complet. Le premier ne tient pas compte de la retenue.

Tout comme beaucoup de systèmes électroniques, l'addition peut se faire soit en mode série, soit en mode parallèle. Le mode série est plus long car l'addition se fait de façon séquentielle avec un seul additionneur. Le mode parallèle est plus rapide, puisque toutes les colonnes sont traitées simultanément. En revanche, ce mode est plus coûteux.

Un additionneur, qu'il soit « demi » ou « complet » est aisément réalisable avec quelques portes logiques. Ces circuits étant implantés sur une plaque de connexions, le lecteur pourra, en suivant la table de vérité, porter les entrées à des niveaux logiques différents et contrôler le résultat par l'allumage de diodes électroluminescentes.

Addition binaire

L'addition binaire est l'opération de base dans un calculateur. Les trois autres opérations peuvent être réalisées par des additions. Une soustraction, par exemple, est équivalente à l'addition d'un nombre positif et d'un nombre négatif. La multiplication est une addition répétée. Quant à la division, c'est une soustraction répétée.

En binaire, il s'agit seulement d'additionner deux bits, ce qui simplifie considérablement la table d'addition. Celle-ci tient en quatre lignes :

$0 + 0 = 0$
 $0 + 1 = 1$
 $1 + 0 = 1$
 $1 + 1 = 10$

Les trois premières lignes sont identiques dans les deux systèmes (métrique et bi-

naire). La dernière ligne doit se lire non pas « un plus un égal dix », mais « un plus un égal un zéro » ou mieux : « un plus un égal zéro avec retenue un ».

Dans le système décimal, lorsque nous effectuons l'addition $9 + 1$, le résultat est zéro dans la colonne des unités (10^0) et un dans la colonne des dizaines (10^1).

De même dans le système binaire, en additionnant $1 + 1$ nous avons zéro dans la colonne des unités (2^0) et un dans la colonne de rang supérieur (2^1).

Effectuons l'addition :
 $11 + 7$ en binaire :
 $(11)_{10} = (1011)_2$
 $(7)_{10} = (0111)_2$

On pose l'opération comme en décimal :

1011
 $+0111$

L'addition de la colonne de droite donne 0 avec retenue 1. Celle-ci est reportée sur la deuxième colonne en partant de la droite.

1
 1011
 $+0111$
 0

Cette colonne se décompose en
 $1 + 1 = 10$, $10 + 1 = 11$; la retenue de la deuxième colonne est reportée sur la troisième, et le résultat final est :

111
 1011
 $+0111$
 10010

La somme $(10010)_2$ est bien équivalente à $(18)_{10}$.

Multiplication binaire

Nous avons dit que la multiplication était une addition répétée. Pour multiplier 7 par 3, il suffit d'additionner 3 fois 7, ce qui est simple si les quantités à multiplier sont petites, mais ce qui devient fastidieux pour les grosses valeurs, et surtout s'il s'agit d'une addition en système binaire. Mais cette difficulté n'est rien pour l'ordinateur, qui peut effectuer les opérations les plus complexes en une fraction de seconde.

Prenons, pour illustrer l'exemple, la multiplication en binaire de $(1010)_2$ par

$(101)_2$, soit en décimal : 10×5 .

Il suffit de placer le multiplicateur en dessous du multiplicande, comme pour une multiplication décimale :

$$\begin{array}{r} 1010 \\ \times 101 \\ \hline \end{array}$$

La multiplication de 1010 par 1 est égale à 1010 , et la multiplication de 1010 par 0 est égale à 0000 . On déplace chaque fois le résultat intermédiaire vers la gauche.

$$\begin{array}{r} 1010 \\ 101 \\ \hline 1010 \\ 0000 \\ \hline 1010 \\ \hline 110010 \end{array}$$

Le produit $(110010)_2$ est bien égal à $(50)_{10}$.

En pratique, les lignes constituées seulement de zéros, comme ici la deuxième, ne sont pas inscrites.

La technique consiste donc d'abord à décaler d'un rang vers la gauche les résultats intermédiaires, puis d'additionner ces résultats.

Soustraction binaire

La table de soustraction binaire tient également en 4 lignes :

- $0 - 0 = 0$
- $1 - 0 = 1$
- $1 - 1 = 0$
- $0 - 1 = 1$ avec retenue 1

La retenue sera soustraite au rang supérieur. Soit à soustraire $(001)_2$ de

$(100)_2$. La soustraction est :

$$\begin{array}{r} 100 \\ - 001 \\ \hline 011 \end{array}$$

La soustraction de la colonne de droite donne 1 avec retenue 1. Cette retenue est soustraite de la colonne du milieu (égale ici à zéro), ce qui a pour résultat 1 avec retenue 1. Cette dernière est soustraite à la colonne de gauche, soit $1 - 1 = 0$. Le résultat est $(011)_2$.

Une autre méthode consiste à remplacer le nombre à soustraire par son complément et d'effectuer une addition.

En décimal on utilise le complément à 9. Le complément d'un nombre est le nombre qu'il faut lui ajouter pour le faire aller jusqu'à 9. Ainsi le complément à 9 de 7 est 2, puisque $7 + 2 = 9$.

Soit la soustraction décimale suivante : $236 - 128$. Le complément à 9 de 128, qui est 871, est ajouté à 236 :

$$\begin{array}{r} 236 \\ + 871 \\ \hline 1107 \\ \rightarrow + 1 \\ \hline 108 \end{array}$$

Le « un » débordant à gauche est ensuite additionné à la colonne des unités, ce qui donne 108.

En binaire, le complément à 1 est obtenu en transformant chaque 0 en 1, et chaque 1 en 0, matériellement la complémentation se fait facilement par une négation (circuit inverseur).

Division binaire

La division est une soustraction répétée. Soit à diviser 17 par 5. On enlève de 17 trois fois la quantité 5, il reste 2. Le résultat de cette division est donc :

$$3 \frac{2}{5}$$

ou 3,4. Le calculateur comptera le nombre de fois que la soustraction peut être faite, avant que le reste soit inférieur au diviseur.

Circuits additionneurs

Après ces considérations sur les opérations binaires, nous passons à la réalisation pratique de l'addition, et pour cela, nous partons de l'opération la plus simple, composée de deux quantités binaires A et B.

En reprenant ce qui a été dit dans le paragraphe sur l'addition, nous pouvons dresser la table de vérité pour la somme S et la retenue R (fig. 1). L'expression logique pour la somme est donc (lignes 2 et 3) :

$S = \overline{A}B + A\overline{B}$, et celle pour la retenue est (ligne 4) : $R = A \cdot B$.

A	B	S	R
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

Fig. 1. - Table de vérité de l'additionneur.

Nous pouvons alors dessiner le schéma logique correspondant, par utilisation de circuits ET, OU et inverseurs, ce qui est réalisable respectivement par les TTL : SN 7408 N, SN 7432 N et SN 7404 N (fig. 2).

Ce schéma peut être transposé en circuit ne comprenant que des portes NAND (SN 7400 N) comme indiqué sur la figure 3.

La porte n° 1 réalise la fonction $A \cdot B$, la porte 2, $A \cdot \overline{B}$, A et la 3 : $A \cdot B \cdot B$. On obtient à la sortie n° 4 la fonction :

$\overline{A \cdot B} \cdot A + \overline{A \cdot B} \cdot B$, équivalente à $\overline{A}B + A\overline{B}$, soit en simplifiant : $\overline{A}B + A\overline{B}$ qui est l'expression de la somme S.

Quant à la retenue, un NAND utilisé en inverseur donne $R = A \cdot B$. Le schéma de branchement est donné sur la figure 4.

Remarquons que le NAND, branché en négation et effectuant la retenue, pourrait très bien être utilisé dans sa fonction NAND, ses entrées étant reliées à A et à B. Sa sortie donnerait tout aussi bien $R = A \cdot B$.

Notons également que l'expression de la somme S peut être obtenue par un circuit XOR (OU exclusif) : SN 7486 N.

Si nous souhaitons réaliser une addition binaire plus compliquée comme celle-ci :

$$\begin{array}{r} 1011 \\ + 0111 \\ \hline \end{array}$$

le circuit dont nous venons de donner le schéma ne peut

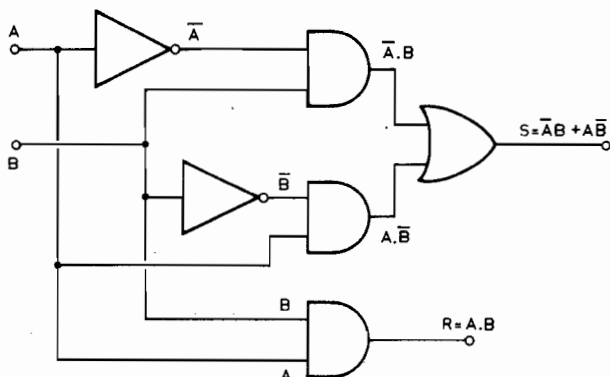


Fig. 2. - Schéma d'un demi-additionneur directement dérivé de la table de vérité.

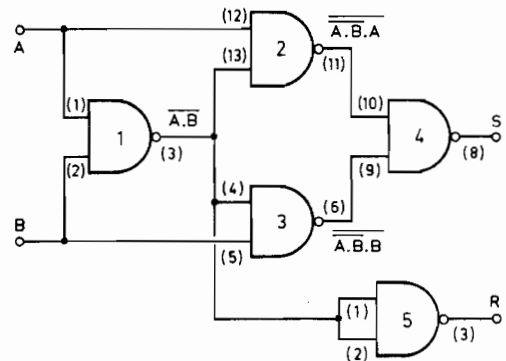


Fig. 3. - Schéma d'un demi-additionneur n'utilisant que des NAND (SN 7400N). Le numéro des broches est indiqué entre parenthèses.

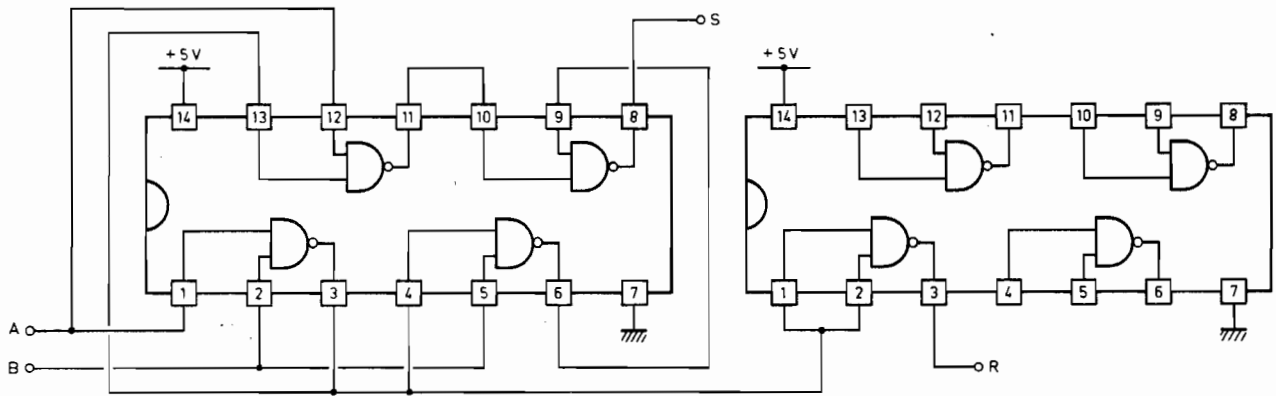


Fig. 4. - Schéma de branchement du demi-additionneur de la figure 3.

effectuer que la colonne de droite.

En voulant entreprendre l'addition de la colonne suivante, nous voyons qu'il est nécessaire de tenir compte de la retenue précédente. Ainsi, pour effectuer l'addition de la colonne n , il faut ajouter à cette colonne la retenue de la colonne $n - 1$. La table de vérité pour l'addition des quantités A , B et $R_{(n-1)}$ est donnée figure 5.

A	B	$R_{(n-1)}$	S	R
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Fig. 5. - Table de vérité de l'additionneur complet.

Avant d'aller plus loin, disons que le circuit donnant la somme, sans tenir compte de la retenue précédente, est appelé « demi-additionneur ». C'est celui représenté sur les figures 2 et 3. Quant au circuit fournissant la somme et la retenue de deux chiffres binaires et de la retenue précédente est appelé « Additionneur complet ».

C'est le circuit dont la table de vérité est donnée figure 5 et dont le schéma est tracé sur la figure 6. Le schéma synoptique d'un additionneur complet est représenté par un carré avec trois entrées : A , B , $R_{(n-1)}$, et deux sorties : S et R . Le schéma synoptique d'un demi-additionneur ne comporte que deux entrées A et B .

Un schéma d'additionneur complet n'utilisant que des portes NAND est donné fi-

gure 7. On le réalisera facilement à l'aide de trois circuits SN 7400 N.

Les schémas d'additionneurs seront contrôlés à l'aide de la table de vérité, en portant les entrées A , B et $R_{(n-1)}$ aux niveaux logiques 1 (+ 5 V) ou 0 (0 V). L'état des sorties sera mesuré par un voltmètre ou par visualisation avec des diodes LED. Pour l'addition de la colonne de droite, l'entrée $R_{(n-1)}$ est toujours portée au niveau zéro.

Additionneur intégré

Le circuit intégré TTL de type SN 7483 N réalise l'addition complète de deux nombres de 4 bits (fig. 8).

Pour plus de clarté le schéma interne est reproduit sur la figure 9. Le circuit est

composé de 4 additionneurs complets et la liaison des retenues entre ces additionneurs est faite intérieurement.

Dans le cas où on souhaiterait additionner deux nombres composés de plus de 4 bits, plusieurs de ces circuits intégrés peuvent se mettre en série, la retenue précédente étant reçue sur la broche 13.

Le schéma montre la disposition pour l'addition suivante :

$$\begin{array}{r} A_4 A_3 A_2 A_1 \\ B_4 B_3 B_2 B_1 \\ \hline R_4 S_4 S_3 S_2 S_1 \end{array}$$

Pour faire l'addition binaire

$$\begin{array}{r} 1011 \\ 0111 \\ \hline \end{array}$$

il suffit de porter au niveau 1 (+ 5 V) les entrées : A_1 , A_2 , A_3 , B_1 , B_2 et B_3 , et de relier

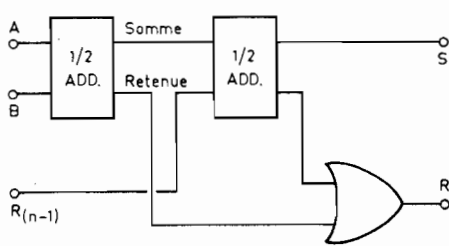


Fig. 6. - Schéma simplifié de l'additionneur complet.

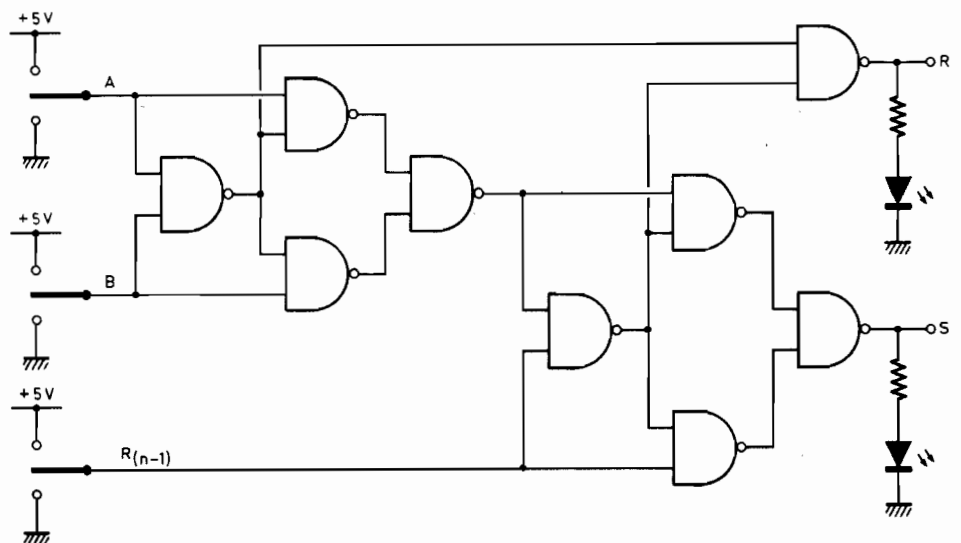
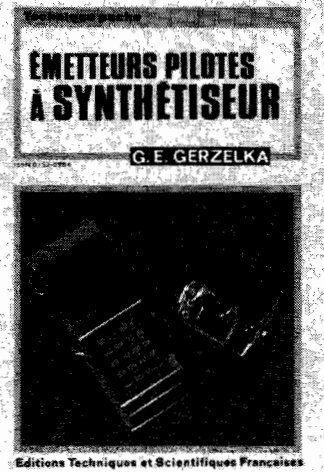


Fig. 7. - Schéma de l'additionneur complet.

BIBLIOGRAPHIE

**EMETTEURS PILOTES
A SYNTHETISEUR**
par G.E. GERZELKA



Sujet récent, la synthèse de fréquence s'impose de plus en plus. L'auteur donne l'explication de son fonctionnement sous la forme d'analyses de réalisations industrielles, plongeant ainsi le lecteur dans le vif du sujet.

Principaux chapitres :

- Bases de la synthèse à PLL.
- Exemple : 2 000 canaux avec balayage dans la bande amateur des 2 m.
- Exemple : Système à accord continu sur les bandes amateur de 10 à 80 m.
- Exemple : 2 000 canaux avec balayage dans la bande amateur des 70 cm.
- Compléments : la boucle de régulation, les oscillateurs, abréviations et termes techniques.

Editeur : E.T.S.F. Collection Technique Poche N° 36.

au niveau 0 les entrées A_3 , B_4 et R_0 . Cinq diodes LED seront branchées en S_1 , S_2 , S_3 et R_4 , indiquant, en binaire, la somme de cette addition.

l'unique additionneur opère successivement colonne par colonne.

Dans le mode parallèle, on utilise autant d'additionneurs qu'il y a de positions de bits. L'opération, se faisant simultanément, est donc beaucoup plus rapide, mais aussi beaucoup plus coûteuse, puisqu'elle demande autant d'additionneurs qu'il y a de colonnes à additionner. Le circuit SN 7483 N est un additionneur parallèle.

Bien que dans le mode parallèle le calcul soit plus rapide que dans le mode série, la vitesse de calcul est ralentie par la retenue allant de l'additionneur 1 à l'additionneur 4, et ceci dans un mode « série ».

Cet inconvénient est supprimé par l'adjonction d'un générateur de report accéléré à 4 bits (en anglais : « look ahead carry ») avec lequel la retenue est également traitée dans le mode parallèle (SN 74182 N).

J.-B. P.

Mode série et mode parallèle

Une addition peut s'effectuer de deux façons différentes : suivant le mode série ou suivant le mode parallèle.

Dans le mode série on n'utilise qu'un seul additionneur complet. Il effectue l'addition chiffre par chiffre en commençant par ceux de plus faible valeur, c'est-à-dire en partant de la colonne de droite en allant vers la gauche. La première opération se fait en commençant par l'addition de A_1 et de B_1 , plus éventuellement la retenue précédente R_0 . Le résultat S_1 est mis en mémoire, ainsi que la retenue R_1 . L'étape suivante consiste à additionner A_2 , B_2 et R_2 . Autrement dit,

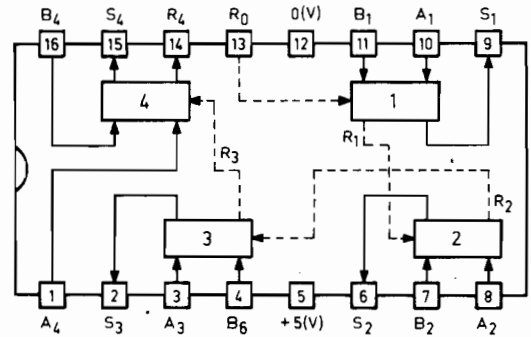


Fig. 8. — Schéma de branchement du SN 7483N (quadruple additionneur complet binaire).

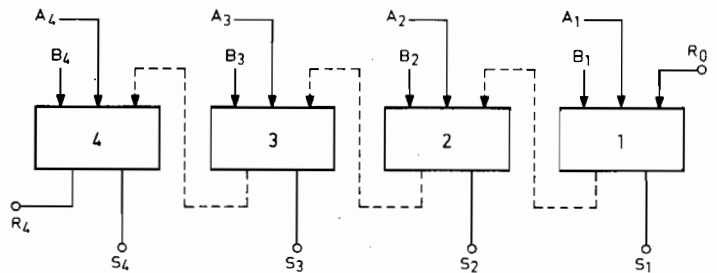


Fig. 9. — Schéma de l'additionneur parallèle 4 bits.

Tél. 583.41.63

YAC DISCOUNT

54, rue Albert (dans la cour), 75013 PARIS

OUVERT : du mardi au samedi de 10 h à 13 h et de 15 h à 19 h
Métro : Porte d'Ivry. Autobus 62, arrêt rue de Patay et 27: arrêt Oudiné

MAGNIFIQUE CHAÎNE COMPACTE
Ampli 2 x 16 W. Tuner FM stéréo PO-GO. Platine TD 33/45 T, capot plexi. K7 lect/enregist. Horloge affichage digital vert. Prises : casque, micros. **MATERIEL NEUF**
Livré avec 2 enceintes et 2 micros. 2500 F 1 590 F

CHAÎNE HIFI
Comprenant platine TD33/45 t avec capot plexi. Bloc : ampli 2 x 22 W. Tuner PO-GO-FM stéréo. Platine K7 stéréo enreg./lecture.
VENDE COMPLETE avec RACK et 2 enceintes 3300 F 2 190 F

PLATINE K7 «SHARP»
Métal 690 F

TUNER
PO-GO-FM. Stéréo grande marque 590 F

EXCEPTIONNEL
Enceintes 120 W 3 voies/8 Ω. Réglables. La paire 990 F
3 voies face avant amovible. 40 W. La paire 490 F

Promo. Calculatrice Sharp
EL 220, 4 opé. M - M + % √ avec piles standard R6 59 F

CAMERA S8. Neuve livrée avec housse et 2 filtres 390 F

PROJECTEUR S 88. Neuf, livré avec bob. et acces 390 F
L'ensemble 690 F

APPAREILS PHOTO
(Japon)
Pétri computer (microprocess) compact, 24 x 36 690 F 390 F

Pétri TTL 24 x 36 visée reflex avec objectif 2,8/35 1320 F 790 F

Topcon 24 x 36 avec objectif 2,8/35 1700 F 990 F

Objectifs complémentaires pour Topcon 2,8/28 745 F 390 F
Télé 35/200 1500 F 890 F

CASQUES MOTO
Homol. NF 290 F 120 F

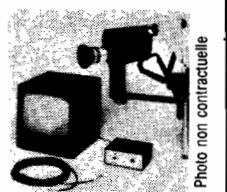
MATELAS PNEUMAT. «Hutchinson»
2 personnes 320 F 160 F

SUPERBES BLOUSONS
Cuir doublés 800 F 450 F

EXPEDITIONS :
Chèque bancaire ou mandat à la commande

ENVOIS : Port dû
Liste de matériels à réviser (radio, platines, amplis, tuners, etc.) contre 1,60 F en T.P. et une enveloppe timbrée portant nom et adresse.

ENSEMBLE SURVEILLANCE VIDEO N et B



caméra sonore, écran de contrôle 31 cm 2 450 F

TV COULEUR 67 cm NEUFS
Affichage digital. 3 580 F

TV COULEUR 51 cm BRANDT
4200 F 2990 F

PROMOTION JEUX DE LUMIERES
Boules facettes verre

Livrées avec moteur
Ø 125 mm 125 F
Ø 200 mm 170 F
Ø 300 mm 280 F
Spot couleur 60 W-220 V. 6,50 F
Tube lumière noire. 1,20 m. 115 F
Modulateur 3 voies 160 F
Chenillard 3 x 800 W 160 F
Liste complète sur demande.

REVENDEURS
Nous consulter.